

N°:

## Domaine de recherche:

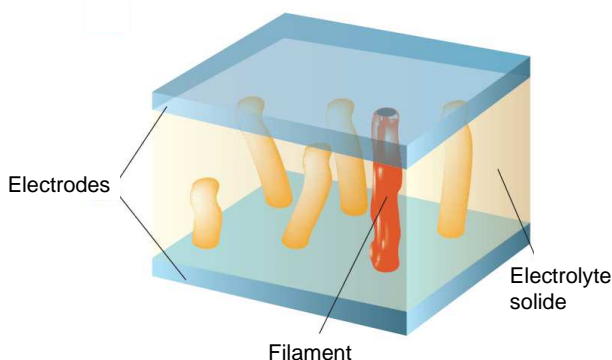
Chemistry for nanos	<input type="checkbox"/>	Molecular electronics	<input type="checkbox"/>	Process Technologies	<input type="checkbox"/>
Imaging devices & Systems	<input type="checkbox"/>	Nanocharacterization	<input type="checkbox"/>	RF Devices & Systems	<input type="checkbox"/>
Materials	<input type="checkbox"/>	Nanoelectronics	<input type="checkbox"/>	Spintronics	<input type="checkbox"/>
Memory technologies	<input checked="" type="checkbox"/>	Nanos for Energy	<input type="checkbox"/>	Autres	<input type="checkbox"/>
MEMS and sensors	<input type="checkbox"/>	Nanoscale simulation	<input type="checkbox"/>		
Microtechnologies for bio	<input type="checkbox"/>	Photonics	<input type="checkbox"/>		

Formation requise/ Initial training	Durée du stage/ Duration	Possibilité thèse/ Possible PhD
Fin d'études Ingénieur / MASTER 2	6 Mois	Oui

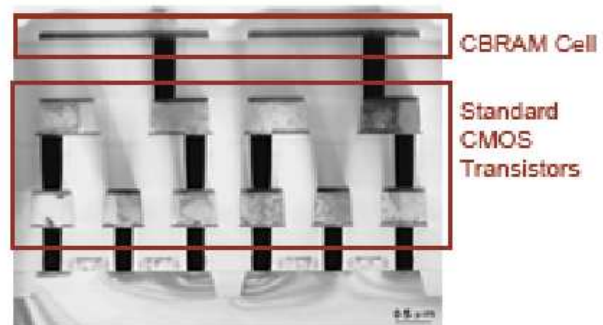
**Intitulé : Simulation TCAD de mémoires CBRAM (*Conductive Bridge Memory*) en vue de l'amélioration d'un modèle compact**

## Cadre du stage

Les mémoires non volatiles jouent un rôle essentiel dans notre vie quotidienne au travers de certains produits grand public (téléphones, lecteurs MP3, appareils photos et caméras numériques, ..). Ces produits et marchés ont pu se développer grâce aux progrès accomplis ces dernières années dans les mémoires de type flash en termes de miniaturisation permettant une augmentation des performances et une réduction des coûts. Cette réduction d'échelle des mémoires Flash semble avoir atteint aujourd'hui ses limites avec l'apparition de phénomènes mettant en jeu la fiabilité et la robustesse de la mémoire (conflit entre durée de rétention et tension de programmation, dispersion et instabilité des tensions de seuil). De ce fait, des recherches sont menées sur de nouveaux types de mémoire en particulier celles de type résistif dont les CBRAMs (Conductive Bridging Random Access Memory) en collaboration avec un industriel. Ces mémoires ont un état écrit à faible résistivité et un état effacé à forte résistivité. La plus faible résistivité est obtenue grâce à la formation en phase solide d'un canal métallique de dimensions nanométriques, créé entre deux électrodes à travers une couche d'isolant de type GeS, GeSe. Le canal métallique est issu de la dissolution d'une des électrodes dont le métal est soigneusement sélectionné (Ag, Cu) pour diffuser à travers l'isolant choisi. Cette dissolution assistée par champ électrique en phase solide fait partie du domaine émergent de la nano-ionique (nanoionic).



**Fig.1** – Schéma d'un dispositif mémoire de type CBRAM dans l'état ON : un filament conducteur composé d'atomes métalliques est créé entre deux électrodes [R. Waser, Nature 2007].



**Fig.2** – Cellules CBRAM empilées dans une matrice au dessus de transistors CMOS.

[Adesto Technology, <http://www.adeptotech.com/technology>]

Le Département des Composants Silicium (DCOS) du LETI du CEA-Grenoble, au sein de MINATEC (campus d'innovation unique en Europe et au meilleur rang international dans le domaine des micro et nanotechnologies), est fortement impliqué dans le développement technologique de mémoires avancées avec des architectures alternatives, en collaboration avec les industriels leaders des circuits intégrés (<http://www.minatec.com/minatec/minatec-campus-innovation-en-micro-nanotechnologies>).

Le stage proposé se déroulera dans le Laboratoire de Simulation et de Modélisation (LSM) qui regroupe des compétences en simulation à différentes échelles : ab initio, transport quantique dans les nano-dispositifs,

simulation à l'échelle continue des procédés et des dispositifs avec des outils TCAD, simulation de circuits. Le stagiaire sera amené dans le cadre de son travail à collaborer avec l'ensemble de l'équipe CBRAM répartie sur le LTMA (Laboratoire Technologies Mémoires Avancées), le LSM et le LCTE (Laboratoire de Caractérisation et Tests Electriques). Il sera donc intégré à une équipe de R&D pluridisciplinaire travaillant dans le cadre d'un contrat avec un industriel.

## Travail demandé

L'idée principale du sujet est d'obtenir une modélisation réaliste de type multi-physique d'un point mémoire CBRAM en alignement avec les efforts technologiques de réalisation et de caractérisation des dispositifs CBRAMs actuellement en cours au CEA/LETI. La simulation de type TCAD permettra de valider les hypothèses utilisées dans le modèle compact, notamment de définir si l'un des deux mécanismes mis en jeu dans le fonctionnement (oxydo-réduction et diffusion ionique) d'un point mémoire CBRAM est dominant.

Le travail du stage comportera plusieurs étapes :

- participation au développement d'un outil de simulation sous COMSOL (<http://www.comsol.com/>) capable de simuler la dissolution de l'électrode supérieure dans un électrolyte solide, la diffusion des ions métalliques (issus de cette dissolution) dans l'électrolyte, la formation par précipitation d'un filament conducteur et la dissolution de ce filament. Cet outil reposera sur une description continue de la physique. Le choix des équations aux dérivées partielles à introduire dans COMSOL sera l'objet d'un travail de réflexion avec l'équipe projet CBRAM et plus particulièrement avec l'équipe de caractérisation électrique et l'équipe de simulation ab initio. Le coefficient macroscopique de diffusion des ions métalliques par exemple pourra être tiré de résultats expérimentaux et de simulations ab initio.
- en ce qui concerne la croissance du filament conducteur et sa dissolution, la possibilité d'utiliser des méthodes de suivi d'interface performantes comme la méthode « phase field » ou la méthode « level set » sera étudiée; ces méthodes ont été utilisées par d'autres équipes dans le cadre de la simulation des CBRAMs.
- dans une dernière partie du stage, le stagiaire sera amené à utiliser un modèle compact développé au LSM (modèle physique simplifié afin d'être compatible avec des temps de simulation de circuits « raisonnables ») destiné à être introduit dans un flot de conception standard. Le travail de simulation avec COMSOL permettra d'améliorer la physique de ce modèle, de valider certaines hypothèses et d'ajuster certains paramètres.

Le candidat devra avoir des connaissances en calcul scientifique. Des connaissances en thermique, en physique du solide ainsi qu'en microélectronique seraient souhaitables. Une connaissance préalable de COMSOL serait appréciable. Il devra être à l'aise dans un environnement de recherche appliqué.

## Références

- [1] Yasushi Shibuta ., " A phase-field simulation of bridge formation process in a nanometer-scale switch"" , Scripta Materialia 55 (2006) 1095-1098.
- [2] M. Koziki et al., "Nanoscale Memory Elements Based on Solid-State Electrolytes", Transactions on Nanotechnology, vol.4, no.3, 2005.
- [3] R. Waser et al., "Nanoionics-based resistive switching memories", Nature Material, vol.6, 2007.
- [4] S. Menzel et al, "A Simulation Model of Resistive Switching in Electrochemical Metallization Memory Cells" Mater. Res. Soc. Symp. Proc. Vol. 1160, 2009.
- [5] S. Yu Lin et P. Wong , "Compact Modeling of Conducting-Bridge Random Access Memory (CBRAM)", IEEE TED Vol 58, n°5, May 2011.

## Unité d'accueil

Direction/Département/Service/Laboratoire	CEA-LETI – DRT/DCOS/SCME/LTMC
Adresse postale/Postal address	CEA/GRENOBLE, MINATEC Campus, 17 rue des Martyrs 38054 Grenoble CEDEX 9 France

## Responsables techniques

Nom-prénom : Olga Cueto, Marina Reyboz

Téléphone : 04 38 78 47 38

E-Mail : [olga.cueto@cea.fr](mailto:olga.cueto@cea.fr), [marina.reyboz@cea.fr](mailto:marina.reyboz@cea.fr)